

《可编程逻辑器件与设计》课程思政探索与实践

冯志宇¹ 胡蓉² 刘期烈¹

1 重庆邮电大学, 重庆, 400065;

2 重庆移通学院, 重庆, 401520;

摘要: 在高等教育“立德树人”根本任务指引下, 专业课程与思政教育的有机融合成为培养高素质人才的关键路径。《可编程逻辑器件与设计》作为电子信息类专业核心课程, 兼具理论深度与实践特性, 为课程思政提供了丰富载体。本文结合自身多年教学实践, 从课程思政的时代意义出发, 系统阐述思政元素的挖掘与案例设计, 构建“目标-内容-方法-评价”四位一体的实施路径, 通过具体教学案例与实践成效验证改革可行性, 为电子信息类专业课程思政建设提供参考范式。

关键词: 可编程逻辑器件; 课程思政; 案例设计; 实施路径

DOI: 10. 64216/3080-1494. 25. 07. 007

引言

随着新一轮科技革命与产业变革加速演进, 电子信息领域核心技术自主可控成为国家战略需求。FPGA(现场可编程门阵列)作为可编程逻辑器件的典型代表, 在通信、人工智能、航空航天等领域发挥着不可替代的作用, 其技术发展水平直接关系国家科技竞争力。《可编程逻辑器件与设计》课程作为培养 FPGA 技术人才的核心载体, 不仅承担着传授专业知识任务, 更肩负着塑造学生价值观、培养家国情怀的使命。

2016 年全国高校思想政治工作会议明确提出“要坚持把立德树人作为中心环节, 把思想政治工作贯穿教育教学全过程”^[1]。在此背景下, 探索专业课程与思政教育的深度融合, 成为高等教育改革的重要课题。当前, 我国 FPGA 高端市场仍被国外企业垄断, 中兴、华为等企业遭遇的技术制裁事件, 凸显了核心技术自主创新的紧迫性。《可编程逻辑器件与设计》作为电子信息类专业的核心课程, 其教学不仅要培养学生的编程与设计能力, 更要肩负起“为党育人、为国育才”的使命, 通过思政元素的有机融入, 培育学生的科技报国精神与职业素养^[2]。重庆邮电大学《可编程逻辑器件与设计》课程自 2017 年开设以来, 累计培养学生 1000 余人, 团队获重庆市教学成果三等奖、重庆市精品课程等多项荣誉。基于多年教学实践, 课程团队深入挖掘 FPGA 技术中的思政元素, 构建了“知识传授-能力培养-价值塑造”三位一体的教学体系, 将专业教学与国家战略、民族复兴相结合, 实现了专业教育与思政教育的协同育人, 具有

重要的现实意义和实践价值^[3]。

1 课程思政的时代意义

1.1 服务国家战略需求的必然要求

电子信息产业是国民经济的战略性、基础性产业, 而 FPGA 作为“数字系统的基石”, 其设计与应用能力直接关系核心技术自主可控。当前, 我国在高端 FPGA 芯片领域仍面临“卡脖子”困境, 中兴、华为等企业遭遇的技术制裁事件, 凸显了核心技术自主的紧迫性。《可编程逻辑器件与设计》课程通过融入科技报国思政元素, 能引导学生认识到个人专业成长与国家科技发展的紧密联系, 激发其投身芯片产业、突破技术壁垒的责任感, 为实现“中国芯”自主可控培养后备力量。

1.2 落实立德树人根本任务的重要途径

专业课程是思政教育的重要阵地。FPGA 技术具有多学科交叉性(融合数字电路、计算机、嵌入式等学科)、强实践性(需通过大量实验验证设计)、高严谨性(代码逻辑与硬件实现高度关联)的特点, 天然适合融入思政教育。通过思政元素的有机渗透, 可将“知识传授”与“价值引领”结合, 培养学生不仅具备扎实的 FPGA 设计能力, 更拥有家国情怀、工匠精神、创新意识等综合素质, 实现“培养什么人、怎样培养人、为谁培养人”的根本目标^[4]。

1.3 提升专业教学质量的有效手段

思政教育与专业教学的融合能丰富教学内容、创新教学方法。在 FPGA 教学中, 通过案例分析(如国内外 F

PGA 厂商发展对比)、项目实践(如模块化团队设计)、价值引导(如规范意识培养),可激发学生的学习兴趣,增强其对专业知识的认同感。课程融入思政元素后,学生参与学科竞赛积极性显著提升,教学效果得到显著优化。

2 课程思政案例融入设计

基于课程教学内容与思政目标的关联性,结合 FPGA 技术特点,构建“思政目标-教学内容-案例载体”三位一体的融入体系,具体案例设计如下:

2.1 以“科技报国”为目标,融入 FPGA 发展与国家需求案例

思政目标:激发学生科技报国情怀,树立核心技术自主意识。

教学内容:FPGA 发展历程、国内外技术差距与应用领域。

案例设计:讲解 FPGA 从 1984 年 Xilinx 首款产品到当前 7nm 工艺的发展历程,对比我国 FPGA 企业与国际巨头的技术差距,让学生认识到我国在高端 FPGA 领域的“跟跑”现状。引入“中兴通讯 2018 年被美国制裁”、“华为海思芯片自主研发”等案例,分析 FPGA 作为“工业粮食”在 5G 通信、航空航天、国防安全中的战略地位,强调“无芯不强”的现实危机。

2.2 以“工匠精神”为目标,融入代码规范与工程素养案例

思政目标:培养学生严谨细致的职业素养与规则意识。

教学内容:Verilog HDL 语法规则、代码书写规范、硬件设计流程。

案例设计:以“蛟龙号载人潜水器”研制为例,说明其深潜 7000 米的成就源于每一个部件的精密设计与规范操作,类比 FPGA 设计中代码规范的重要性——行冗余代码可能导致时序错误,一个命名不规范的模块可能增加团队协作成本。

2.3 以“团队协作”为目标,融入模块化设计与分工案例

思政目标:强化学生团队意识与大局观,提升协作能力。

教学内容:FPGA 模块化设计思想、接口定义、顶层

模块集成。

案例设计:以“基于 FPGA 的多功能数字钟设计”为载体,将项目拆解为分频模块、计时模块、校时模块、显示模块等子任务,要求 3-4 人小组分工完成,模拟企业研发团队的协作模式。引用“中国航天团队”多系统协同完成探月工程的案例,升华“单打独斗难成大事,协同创新方能致远”的认知。

2.4 以“勇于创新”为目标,融入多元设计与思维拓展案例

思政目标:鼓励学生打破思维定式,培养创新思维与试错勇气。

教学内容:数字系统设计方法、PL/PS 协同设计、IP 核应用。

案例设计:在“呼吸流水灯设计”实验中,引导学生尝试三种方案——纯 PL 逻辑实现(硬件描述语言)、纯 PS 实现(ARM 处理器编程)、PL 与 PS 协同实现(AXI 总线通信),通过对比三种方案的资源占用率、响应速度,让学生理解“条条大道通罗马”的创新逻辑。

2.5 以“迎难而上”为目标,融入复杂问题解决案例

思政目标:培养学生持之以恒、攻坚克难的意志品质。

教学内容:SPI 通信接口、Zynq GPIO 中断、高速信号时序约束。

案例设计:设计“阶梯式实验体系”——从基础的 LED 灯控制,到中等难度的 UART 通信,再到高难度的 SPI 接口与中断设计,每个实验标注“挑战点”(如 SPI 的片选信号毛刺问题、中断嵌套逻辑冲突)。让学生体会“难事必作于易,大事必作于细”的道理。

2.6 以“知行合一”为目标,融入实践创新与成果转化案例

思政目标:强化学生理论联系实际的能力,培养实践创新精神。

教学内容:Zynq 架构应用、大型课程设计、学科竞赛指导。

案例设计:取消传统考试,以“基于 Xilinx FPGA 的温度报警系统”为大型课程作业,要求学生利用温度传感器实时采集温度,FPGA 将采集的温度数据发送到 LCD 屏上进行实时显示,同时可以通过按键设定规定温

度，当实际温度超过设定温度时，蜂鸣器发出报警声。完成从方案设计、代码编写到硬件调试的全流程实践。培养学生综合运用所学知识，解决较复杂数字系统设计问题。

3 课程思政实施路径

3.1 构建“三维目标”教学体系的顶层设计

以“知识传授、能力培养、价值塑造”三维目标为核心，修订课程教学大纲，将思政元素细化到每章节教学中（表 1 所示）。同时，制定《课程思政教学指南》，明确各教学环节的思政融入点、方法及评价标准，确保思政教育“有章可循”。

表 1 教学大纲中融入思政元素

教学内容	思政元素
FPGA 基础知识和 Verilog HDL 语法规则	千里之行始于足下，注重基础，不要好高骛远。
逻辑电路的 HDL 描述方法	模块化设计有利于培养学生之间团队协作精神，强化团队意识和大局观。
基于 Xilinx FPGA 的花样 LED 灯设计实验	万事开头难，培养学生由易而难，循序渐进的科学研究精神。
常用低速接口设计与调试	尝试用不同的设计方法完成同一设计目标，不要墨守成规，要敢于试错和创新。
基于 Xilinx FPGA 的 SPI 通信接口设计实验	培养学生要有持之以恒，迎难而上的意志品质。
Zynq 架构及 MIO、EMIO、AXI_GPIO 驱动方法	鼓励学生勇于实践，善于理论联系实际。
基于 Zynq GPIO 的花样 LED 灯设计实验	培养学生不怕困难和追求卓越的品质。
Zynq 串口通信和 Zynq GPIO 中断原理	鼓励学生理论联系实际、勇于实践的精神。
基于 Zynq GPIO 中断设计实验	鼓励学生要有持之以恒、迎难而上的精神。

3.2 创新“理论-实践-价值”融合模式的教学方法

案例教学法：将思政元素融入技术案例，如讲解 FPGA 在航天领域的应用时，结合“神舟飞船国产化芯片”案例，实现“技术原理+家国情怀”双重教学。

项目驱动法：以“基于 FPGA 的室内温湿度监测系统”为教学案例，贯穿系统设计教学方法，通过“模块设计-硬件系统-软件设计”层级递进，培养学生“学以致用”的实践精神与系统思维。

多元载体支撑：建设在线课程资源库，包含“思政案例视频”（如黄令仪院士访谈）、“红色技术史”专栏（如我国 FPGA 发展历程）；开发“FPGA 思政实践平台”，将实验成绩与思政表现（如团队贡献度、规范遵守情况）关联。

3.3 建立“过程+成果+价值”三维评价体系的评价机制

过程性评价（占比 40%）：通过课堂表现（如科技报国主题讨论发言）、实验报告（如程序设计中代码规范遵守情况）、团队贡献度（如模块设计协作效率）评估学生思政素养养成过程。

成果性评价（占比 40%）：结合大型课程作业的技术指标与思政元素体现——若课程报告中包含“国产化设计思考”、“团队分工协作总结”等内容，可适当加分。

价值性评价（占比 20%）：通过“思政感悟报告”（我国半导体科学家黄令仪院士“为龙芯奋斗终身”的故事）、“技术伦理辩论”（如“芯片自主与国际合作的关系”）等形式，评估学生对家国情怀、工匠精神的理解深度。

4 课程思政教学改革实践成效

4.1 学生综合素质显著提升

价值认同增强：通过问卷调查，92%的学生表示“更深刻认识到 FPGA 技术的国家战略意义”，87%的学生认为“愿意投身芯片相关领域”。学生在感悟报告中写道：“中兴事件让我明白，学好 FPGA 不仅是为了就业，更是为了国家不再受制于人。”

专业能力提升：课程思政推动下，学生实验报告规范率从之前的 65%提升至 90%，团队项目按期完成率从 70%提升至 88%。2023-2024 年，学生获 FPGA 相关竞赛省级以上奖项 6 项，较改革前增长 50%。

职业素养养成：企业反馈，该课程毕业生“代码规范意识强”，“团队协作能力突出”，“工匠精神和爱岗敬业素质高”。某电子企业 HR 评价：“重邮学生的工程素养与家国情怀，让他们在研发中更有责任感。”

4.2 课程建设成果丰硕

教学资源升级：建成包含 10 个思政案例视频、15 个微课的在线课程资源库，编写的《可编程逻辑器件与

设计》教案中融入大量思政元素案例。

教学团队成长：课程团队获重庆市教学成果三等奖，发表教学研究论文 3 篇。

示范效应显现：课程获评校级精品资源课程，思政教学案例被纳入学校《课程思政优秀案例集》，多所高校同行来校交流取经，形成可推广的经验模式。

5 结束语

《可编程逻辑器件与设计》课程思政教学改革实践表明，专业课程与思政教育的融合并非“牵强附会”，而是“天然契合”。通过挖掘 FPGA 技术中的思政元素，构建“目标-内容-方法-评价”体系，可实现“技术传授”与“价值引领”的协同增效。在“卡脖子”技术攻坚的时代背景下，专业课程思政更需坚守“为党育人、为国育才”初心，培养既懂技术又有情怀、既精专业又敢担当的高素质人才，为实现高水平科技自立自强贡献教育力量。

参考文献

- [1] 王娜. 坚持党对高校的领导，加强改进思想政治工作[N]. 人民日报, 2017-02-28(2).
- [2] 陈倩. 高校课程思政建设的困境与机制创新[J]. 现代商贸工业, 2021, 42(30): 117-118.
- [3] 张飞, 迟雷, 魏涛. 理工科专业课教学中融入课程思政的切入点[J]. 轻工科技, 2021, 37(10): 115-116, 123.
- [4] 王华东, 周围. 电子信息类专业课程思政融合路径探索[J]. 高等工程教育研究, 2023(2): 156-160.

作者简介：冯志宇，出生年月：1971.11，性别：男，民族：汉，学历：硕士研究生，单位：重庆邮电大学，籍贯：河南省正阳县，职称：副教授，研究专业方向：电子科学与技术。

基金项目：重庆市高等教育教学改革研究项目（233230），重庆邮电大学课程思政建设项目（XKCSZ2320）。